

# PENGENDALI KECEPATAN MOTOR INDUKSI 3 FASA DENGAN INVERTER MODULASI LEBAR PULSA SERAGAM BERBASIS FPGA ACEX1K

**Tole Sutikno**

Center for Electrical Engineering Research and Solution (CEERS)  
Program Studi Teknik Elektro Fakultas Teknologi Industri Universitas Ahmad Dahlan  
Kampus III Jl. Prof. Dr. Soepomo, Janturan, Yogyakarta 55164, Telp. (0274) 379418 psw 220,  
Fax. (0274) 381523, e-mail: [tholes2000@yahoo.com](mailto:tholes2000@yahoo.com), [tole@ee.uad.ac.id](mailto:tole@ee.uad.ac.id)

## **Abstract**

*The major disadvantage of pulse width modulation generating by microcontroller is that the process completed in a longer period and slower system response than FPGA based system, while if based on DSP is its insufficiency in the case of flexibility and reliability. Speed demand will operate for and performance the reliable controller pushes for the implementation of evocation of PWM signal at FPGA. This research aim to design and to implement a device with uniform pulse width modulation based on FPGA Altera ACEX1K as drive inverter to control the rotational speed of a three phase induction motor. Design stage of implementing a UPWM signal generating system started from design entry, compiling, simulation and verification, and hardware configuration at FPGA Altera ACEX1K50TC144-3 development system with MAX+Plus II 10.2 Baseline software. At this research, three phase inverter circuit designed using MOSFET SK727 with DC input voltage 310 V. Inverter output then loaded with a three phase induction motor Y2 712-4, 370W/380V, 50Hz model. Result of this research indicate that the generating of UPWM signal design can be implemented in the form of hardware logic at FPGA Altera ACEX1K50TC144-3 development system, and applicable to drive inverter as rotational speed controller of a three phase induction motor. Speed regulating function of this system was implemented by modulation index and frequency setting. At this research, system have been tested at setting frequency 10-50 Hz with the variation of modulation index, and yield a range of range 458-1468 rpm using Three phase Motor mentioned above.*

**Keywords:** UPWM, FPGA, ACEX1K, Inverter, Three phase induction motor

## **Abstrak**

*Kekurangan pembangkitan sinyal modulasi lebar pulsa (Pulse Width Modulation, PWM) dengan mikrokontroler adalah proses yang lama dan respons sistem yang lambat, sedangkan jika dengan DSP kekurangannya adalah dalam hal fleksibilitas dan reabilitas. Tuntutan akan kecepatan operasi dan unjuk kerja pengendali yang handal mendorong untuk mengimplementasikan pembangkitan sinyal PWM pada FPGA. Penelitian ini bertujuan merancang dan mengimplementasikan rancangan pembangkit sinyal modulasi lebar pulsa seragam (Uniform Pulse Width Modulation, UPWM) berbasis FPGA Altera ACEX1K sebagai kemudi inverter untuk mengendalikan kecepatan putar motor induksi 3 fasa. Tahapan perancangan pembangkit sinyal UPWM dimulai dari memasukkan rancangan, kompilasi, simulasi dan verifikasi, dan konfigurasi secara perangkat keras pada FPGA Altera ACEX1K50TC144-3 dengan perangkat lunak MAX+Plus II 10.2 Baseline. Pada penelitian ini rangkaian inverter 3 fasa dirancang menggunakan MOSFET SK727 dengan tegangan masukan DC sebesar 310 V. Hasil keluaran inverter tersebut selanjutnya dibebani motor induksi 3 fasa model Y2 712-4, 370W/380V, 50Hz. Hasil penelitian ini menunjukkan bahwa pembangkit sinyal UPWM yang dirancang dapat diwujudkan dalam bentuk hardware logic pada sistem FPGA ACEX1K, dan dapat digunakan untuk men-drive inverter sebagai pengendali kecepatan putar motor induksi 3 fasa. Pengaturan kecepatan motor induksi 3 fasa yang dirancang dapat dilakukan melalui setting indeks modulasi dan frekuensi. Pada penelitian ini, sistem telah diuji pada setting frekuensi 10-50 Hz dengan variasi indeks modulasi, dan dapat mengatur kecepatan motor induksi 3 fasa pada rentang 458-1468 rpm.*

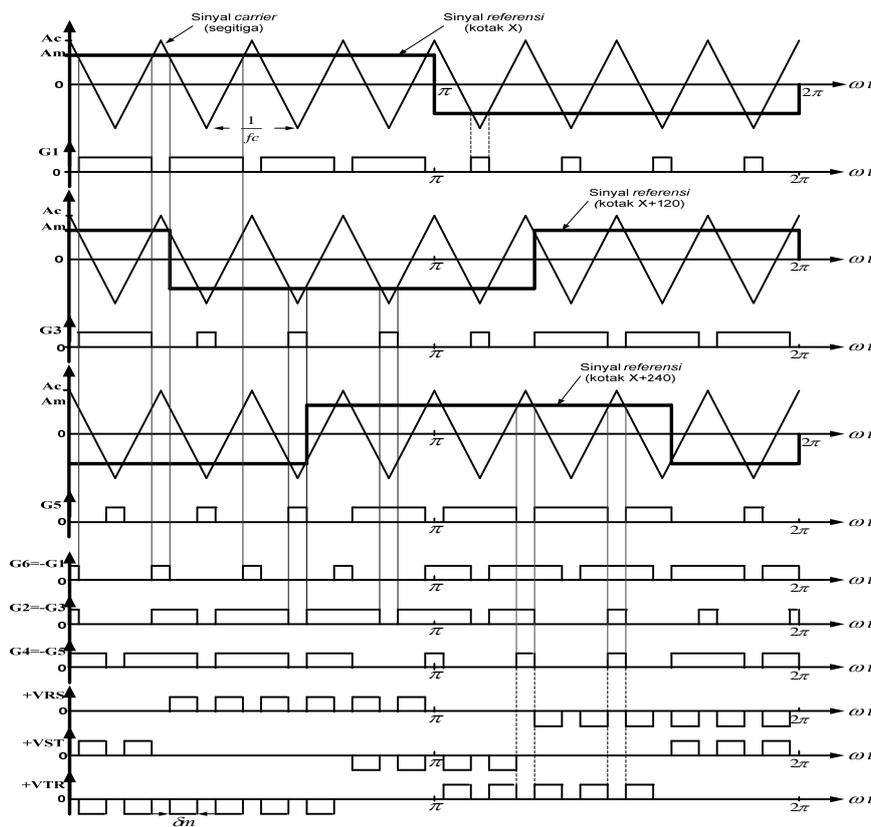
**Kata kunci:** UPWM, FPGA, ACEX1K, Inverter, Motor Induksi 3 Fasa

## 1. PENDAHULUAN

Sistem pengendalian kecepatan motor induksi 3 fasa memerlukan catu daya AC dengan besar tegangan dan frekuensi tertentu. Motor induksi ini memang memiliki teknik pengendalian yang lebih rumit dibandingkan dengan motor DC, namun karena faktor kesederhanaan dan murah biaya perawatan menyebabkan jenis motor induksi ini banyak dipakai baik di lingkungan industri maupun di rumah tangga [1], [3], [6].

Metode paling efisien untuk mengatur tegangan/frekuensi keluaran inverter adalah dengan memasukkan pengaturan modulasi lebar pulsa (*Pulse Width Modulation*, PWM) ke dalam inverter. Teknik yang umum digunakan diantaranya dengan modulasi lebar pulsa seragam (*Uniform Pulse Width Modulation*, UPWM). Inverter PWM ini dapat menggerakkan motor induksi dengan putaran yang halus dan rentang yang lebar. Keuntungan operasi inverter PWM sebagai teknik konversi adalah rendahnya distorsi harmonik pada tegangan keluaran. Selain itu teknik PWM sangat praktis dan ekonomis untuk diterapkan karena semakin tersedianya komponen daya yang mempunyai waktu penyaklaran sangat cepat [5], [6], [9].

Proses pembangkitan sinyal PWM secara digital akan menghasilkan unjuk kerja sistem yang lebih bagus dibandingkan pembangkitan secara analog karena tidak terpengaruh oleh derau, tetapi mempunyai tingkat kerumitan lebih tinggi. Selama ini pengendalian dan pembangkitan sinyal PWM dilakukan menggunakan mikrokontroler atau DSP (*digital signal processing*). Kekurangan pembangkitan dengan mikrokontroler adalah proses yang lama dan respons sistem yang lambat, sementara jika dengan DSP kekurangannya adalah dalam hal fleksibilitas dan reabilitas. FPGA (*Field Programmable Gate Array*) dapat menjadi solusi atas kekurangan mikrokontroler dan DSP [1], [2], [4], [7], [9].



Gambar 1. Proses pembangkitan sinyal UPWM

FPGA dapat digunakan untuk mengimplementasikan sistem kombinasional dan sekuensial berkecepatan tinggi dengan lebar bit data tidak terbatas. Hal ini membuat FPGA

mampu melakukan operasi dengan tingkat keparalelan tinggi yang tak mungkin dilakukan oleh mikrokontroler dan DSP [7], [8], [9], [10].

Prinsip kerja pembangkitan sinyal UPWM adalah mengatur lebar pulsa penggerak MOSFET pada inverter dalam satu periode mengikuti pola memori sinyal *referensi*. Sinyal *referensi* dengan frekuensi  $f_m$  dan amplitudo maksimum  $A_r$  sebagai *referensi* digunakan untuk memodulasi sinyal *carrier* (pembawa), frekuensi memori sinyal *carrier* harus lebih tinggi dari pada sinyal pemodulasi (sinyal *referensi*). Jika sinyal referensi digunakan sebagai pemodulasi, maka sinyal *referensi* penggerak MOSFET ( $G_1 - G_6$ ) pada inverter UPWM 3 fasa berturut-turut seperti yang ditunjukkan pada Gambar 1. Proses pembangkitan sinyal UPWM dengan menggunakan tiga buah sinyal *referensi* dan satu buah sinyal *carrier* dilakukan perbandingan amplitudo antara sinyal *carrier* dengan sinyal *referensi*. Sinyal penggerak akan dibangkitkan apabila amplitudo sinyal *referensi* lebih besar dari pada amplitudo sinyal *carrier*. Masing-masing sinyal penggerak digunakan untuk penyaklaran sehingga diperoleh sinyal UPWM.

Besar indeks modulasi ditentukan oleh perbandingan amplitudo maksimum sinyal *referensi* ( $A_r$ ) dengan amplitudo maksimal sinyal *carrier* ( $A_c$ ). Indeks modulasi dirumuskan sebagai berikut:

$$M = \frac{A_r}{A_c} \quad (1)$$

dengan  $M$  = Indeks modulasi  
 $A_r$  = Amplitudo sinyal *referensi* maksimum  
 $A_c$  = Amplitudo sinyal *carrier* maksimum

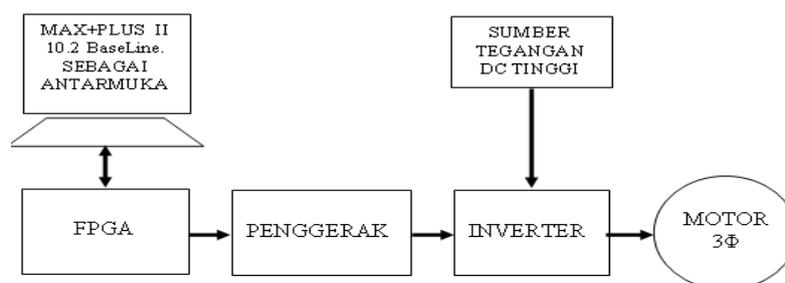
Indeks modulasi akan menentukan lebar pulsa tegangan keluaran rata-rata dalam satu periode. Semakin besar indeks modulasi, maka lebar pulsa tegangan rata-rata dalam satu periode akan semakin besar. Lebar pulsa dalam satu periode tergantung dari besar indeks modulasi, sehingga besar tegangan efektif yang dihasilkan inverter juga ditentukan oleh besar indeks modulasi. Besarnya  $V_{rms}$  keluaran inverter diatur dengan mengubah nilai indeks modulasi ( $M$ ). Pola pulsa UPWM yang terbentuk juga tergantung pada perbandingan  $f_c$  dan  $f_m$  yang dinyatakan sebagai  $M_f$  dengan rumus sebagai berikut:

$$M_f = \frac{f_c}{f_m} \quad (2)$$

Pada UPWM sinkron,  $M_f$  adalah bilangan bulat. UPWM sinkron ini mempunyai harmonik lebih kecil dari pada UPWM tak sinkron. Nilai  $M_f$  menentukan kehalusan bentuk memori sinyal referensi yang akan dihasilkan. Pemilihan nilai  $M_f$  disesuaikan dengan rentang frekuensi sinyal UPWM yang diinginkan dan kemampuan komponen saklar elektronik yang digunakan. Semakin besar nilai  $M_f$  akan semakin mengurangi frekuensi harmoniknya.

## 2. METODE PENELITIAN

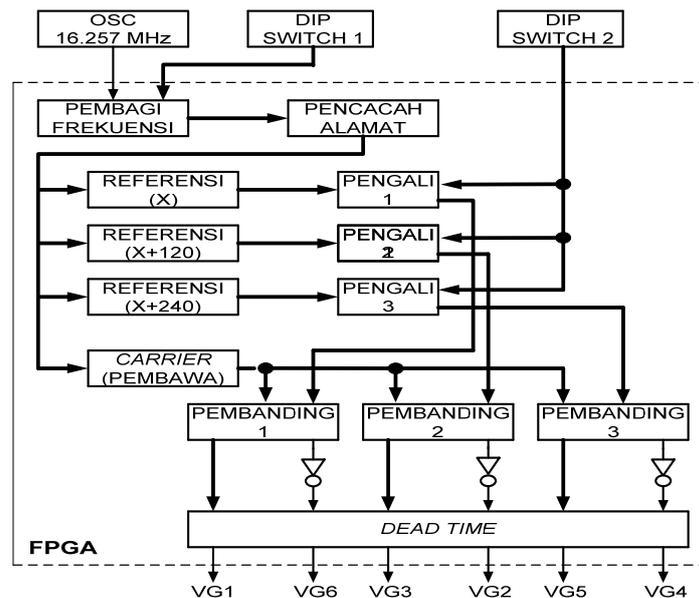
Diagram kotak dari pengendali kecepatan motor induksi 3 fasa dengan inverter UPWM berbasis FPGA seperti yang ditunjukkan pada Gambar 2.



Gambar 2. Diagram kotak pengendali motor induksi 3 fasa

Perancangan pembangkit sinyal UPWM menggunakan perangkat lunak *MAX+PLUS II 10.2 BaseLine* sebagai pembuat, pengkompilasi, pensimulasi, dan pemrograman rancangan ke IC FPGA. Pada penelitian ini rancangan rangkaian pembangkit sinyal UPWM dibagi menjadi 7 unit utama (Gambar 3), yaitu:

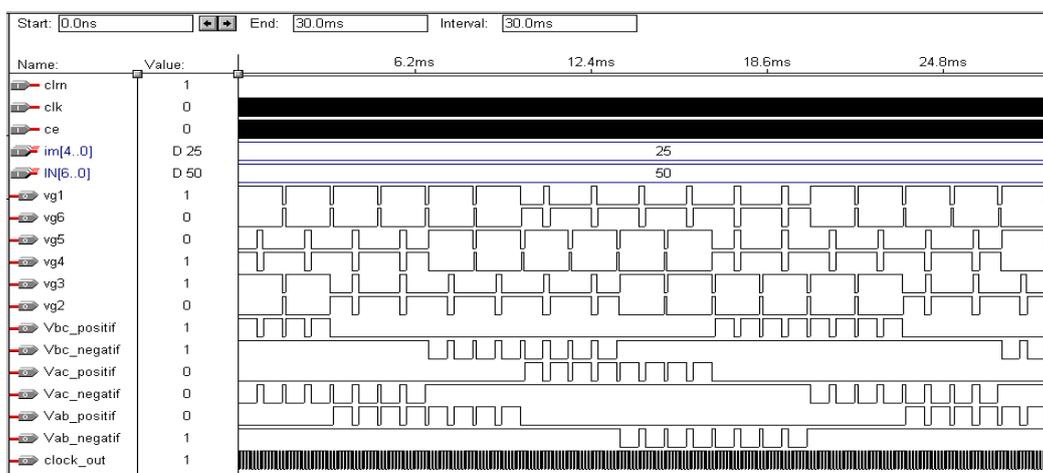
- Unit pembagi/pengatur frekuensi
- Unit pencacah alamat
- Unit pembangkit memori sinyal *referensi*
- Unit pembangkit memori sinyal *carrier*
- Unit indeks modulasi/pengali
- Unit pembanding (*komparator*)
- Unit penunda (*dead time*)



Gambar 3. Diagram kotak rancangan pembangkit sinyal UPWM 3 fasa

### 3. HASIL DAN PEMBAHASAN

#### 3.1. Simulasi Rancangan Pembangkit UPWM pada Perangkat Lunak *MAX+PLUS BaseLine*

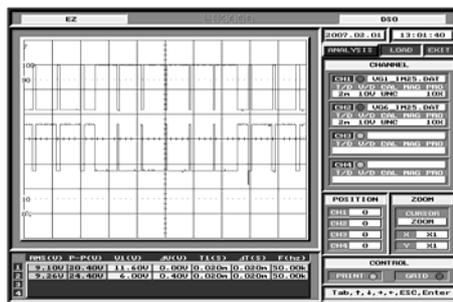


Gambar 4. Hasil simulasi rancangan pembangkit sinyal UPWM 3 fasa

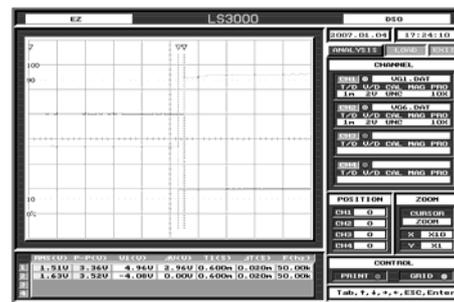
Simulasi pembangkit sinyal UPWM 3 fasa dilakukan dengan memasukkan data frekuensi dan data indeks modulasi ke pembangkit UPWM untuk mengetahui bentuk sinyal UPWM yang dihasilkan pada indeks modulasi dan frekuensi tertentu. Gambar 4 menunjukkan hasil simulasi pembangkit sinyal UPWM dengan frekuensi 50 Hz dan indeks modulasi sebesar 0,78125. Hasil simulasi menunjukkan bahwa secara simulatif, pembangkit sinyal UPWM yang dirancang telah sesuai dengan teori (Gambar 1), sehingga dapat dilanjutkan ke tahap *hardware logic*.

**3.2. Konfigurasi Rancangan Pembangkit UPWM dalam Wujud *Hardware Logic* FPGA ACEX1K**

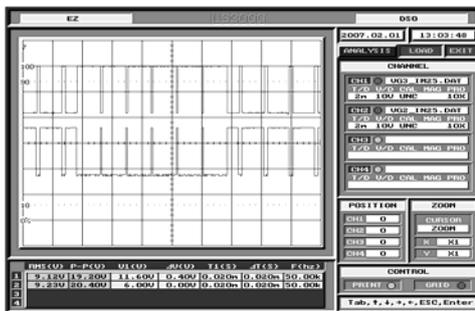
Karena hasil simulasi telah menunjukkan hasil yang sesuai, maka tahap selanjutnya adalah konfigurasi rancangan pembangkit sinyal UPWM dalam wujud *hardware logic* FPGA ACEX1K dan mengamati hasilnya dengan bantuan *Digital Storage Oscilloscope*. Hasil pengujian sinyal keluaran rancangan pembangkit sinyal UPWM dalam wujud *hardware logic* FPGA ACEX1K dimaksudkan untuk memastikan bahwa rancangan pembangkit sinyal UPWM sudah sesuai dengan teori (Gambar 1) dan untuk mengetahui apakah pasangan sinyal pembangkit UPWM ada yang "ON" bersamaan atau tidak, apakah transisi "ON-OFF" pasangan sinyal pembangkit UPWM berhasil dibuat tunda (*dead time*).



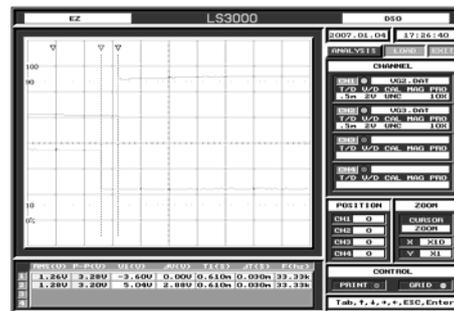
Gambar 5. Keluaran Sinyal  $V_{G1}$  dan  $V_{G6}$



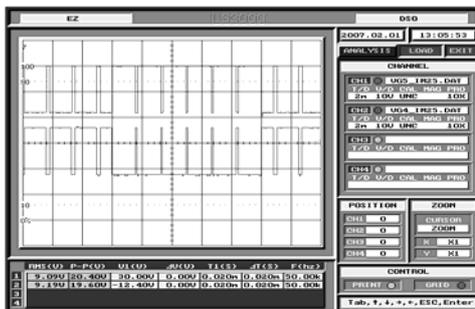
Gambar 6. Sinyal Tunda  $V_{G1}$  dan  $V_{G6}$



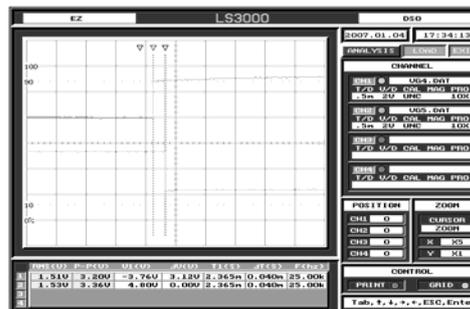
Gambar 7. Keluaran Sinyal  $V_{G3}$  dan  $V_{G2}$



Gambar 8. Sinyal Tunda  $V_{G3}$  dan  $V_{G2}$



Gambar 9. Keluaran Sinyal  $V_{G5}$  dan  $V_{G4}$

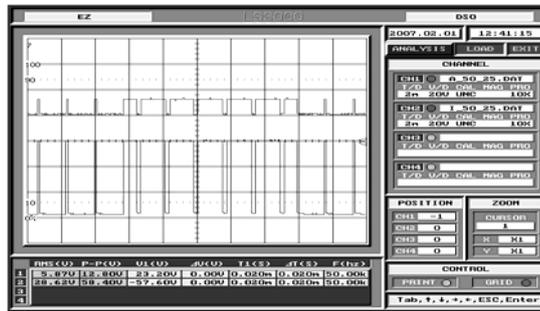


Gambar 10. Sinyal Tunda  $V_{G5}$  dan  $V_{G4}$

Berdasarkan Gambar 5, 7, dan 9 terlihat bahwa keluaran pembangkit sinyal UPWM untuk lengan atas dan bawah telah saling berkebalikan, sedangkan berdasarkan Gambar 6, 8, dan 10 yang diperoleh dari pembesaran (*zooming*) Gambar 5, 7, dan 9 dapat dilihat bahwa antar keluaran pembangkit sinyal lengan atas dan bawah telah terdapat tunda (*dead time*) pulsa sebesar 7,5  $\mu$ s sesuai yang diharapkan. Berdasarkan Gambar 5 sampai dengan 10, maka keluaran pembangkit sinyal UPWM berbasis FPGA ACEX1K digunakan untuk men-*drive* rangkaian penggerak inverter (*electric drive*).

**3.3. Rangkaian Penggerak Inverter dengan Kemudi Pembangkit Sinyal UPWM berbasis FPGA ACEX1K**

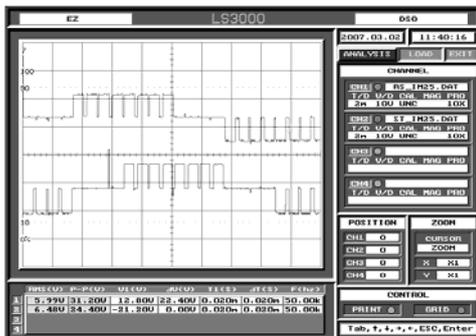
Rangkaian penggerak inverter dimaksudkan untuk menaikkan level tegangan ke level tegangan yang dapat men-*drive* MOSFET SK727 dan sebagai pengisolasi antara FPGA dan rangkaian inverter 3 fasa. Hasil pengamatan pada input rangkaian penggerak (keluaran rancangan pembangkit sinyal UPWM dalam wujud *hardware logic*) dan keluaran rangkaian penggerak ditunjukkan pada Gambar 11. Hasil dari pengamatan tersebut telah sesuai dengan karakteristik MOSFET SK 727 yang mempunyai tegangan batas ( $V_{TH}$ ) antara 2,5-15 V.



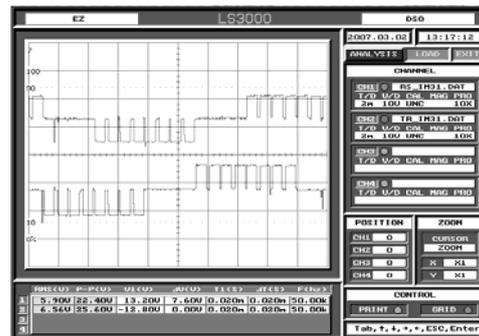
Gambar 11. Hasil pengamatan rangkain penggerak inverter

**3.4. Inverter UPWM 3 Fasa Berbasis FPGA ACEX1K**

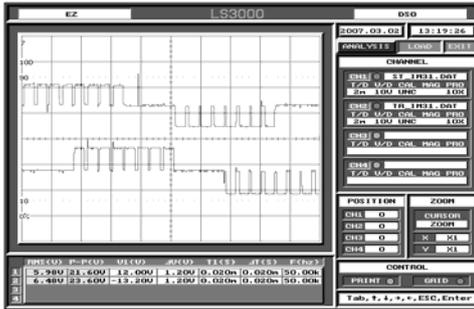
Pada Gambar 12, 13 dan 14 ditunjukkan hasil pengamatan dari keluaran inverter 3 fasa untuk tegangan RS, ST dan TR dengan *setting* frekuensi sebesar 50 Hz dan indeks modulasi 0,78125, sedangkan Gambar 15, 16 dan 17 merupakan hasil pengamatan dari keluaran inverter untuk arus fasa R, fasa S dan arus fasa T dengan menggunakan frekuensi 50 Hz dan indeks modulasi sebesar 0,78125. Berdasarkan hasil pengamatan tersebut terlihat bahwa terdapat pergeseran fase sejauh 120° pada tegangan RS, ST dan TR. Hal tersebut menunjukkan bahwa pembangkit yang diumpankan ke inverter dapat bekerja dengan baik, sehingga dapat dibebani motor induksi 3 fasa.



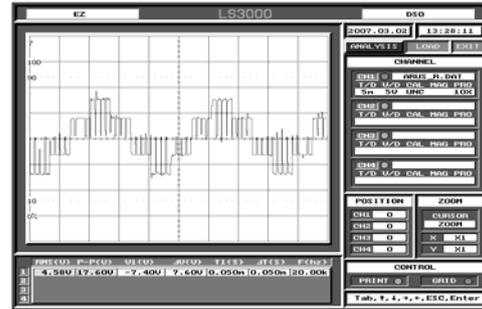
Gambar 12. Sinyal keluaran tegangan inverter RS dan ST



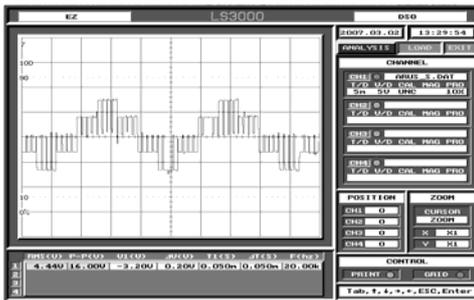
Gambar 13. Sinyal keluaran tegangan inverter ST dan TR



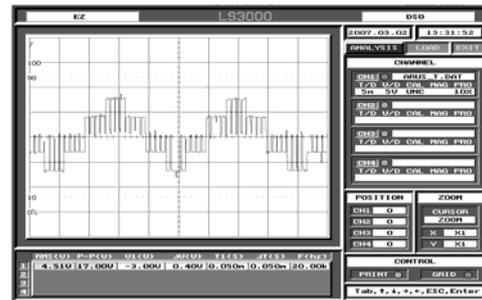
Gambar 14. Sinyal Keluaran Tegangan Inverter TR dan RS



Gambar 15. Sinyal Keluaran Arus Inverter Pada Fasa R



Gambar 16. Sinyal Keluaran Arus Inverter Pada Fasa S



Gambar 17. Sinyal Keluaran Arus Inverter Pada Fasa T

### 3.5. Pengendali Kecepatan Motor Induksi 3 Fasa dengan Inverter UPWM Berbasis FPGA ACEX1K

Pengujian unjuk kerja sistem dilakukan dengan dua cara, yaitu pengujian pada frekuensi tetap dan indeks modulasi berubah, sedangkan pengujian kedua pada frekuensi berubah dan indeks modulasi tetap (pengujian pada frekuensi dan indeks modulasi berubah belum dilakukan).

#### a. Pengujian Pada Frekuensi Tetap dan indeks modulasi berubah

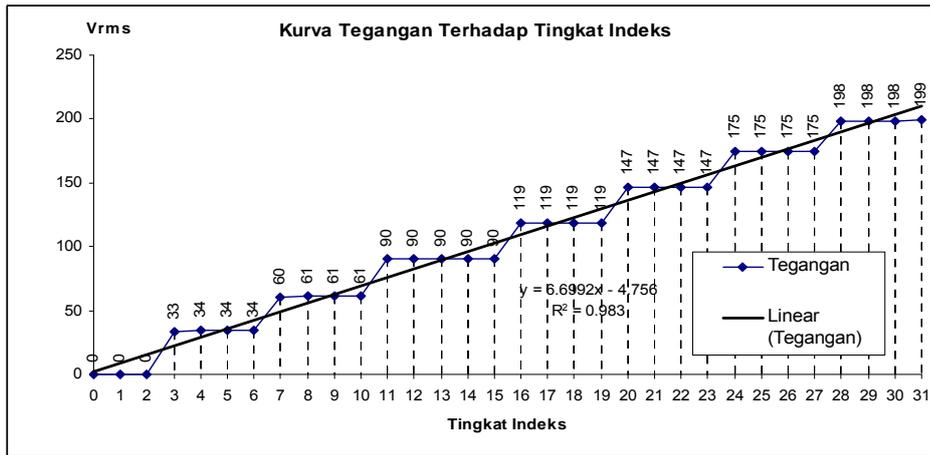
Hasil pengujian tegangan keluaran inverter (diukur pada satu fasa) dan kecepatan motor induksi tiga fasa pada *setting* frekuensi tetap (50 Hz) dan indeks modulasi berubah ditunjukkan pada Tabel 1.

Tabel 1. Tegangan keluaran inverter (diukur pada satu fasa) dan kecepatan motor induksi tiga fasa pada *setting* frekuensi tetap (50 Hz) dan indeks modulasi berubah

No	Indeks Modulasi	Tegangan (Volt)	Kecepatan Motor (rpm)
1	0,00000	0	0
2	0,03125	0	0
3	0,06250	0	0
4	0,09375	33	458
5	0,12500	34	458
6	0,15625	34	458
7	0,18750	34	500
8	0,21875	60	1390
9	0,25000	61	1393
10	0,28125	61	1395
11	0,31250	61	1395
12	0,34375	90	1443
13	0,37500	90	1439
14	0,40625	90	1438
15	0,43750	90	1438
16	0,46875	90	1438

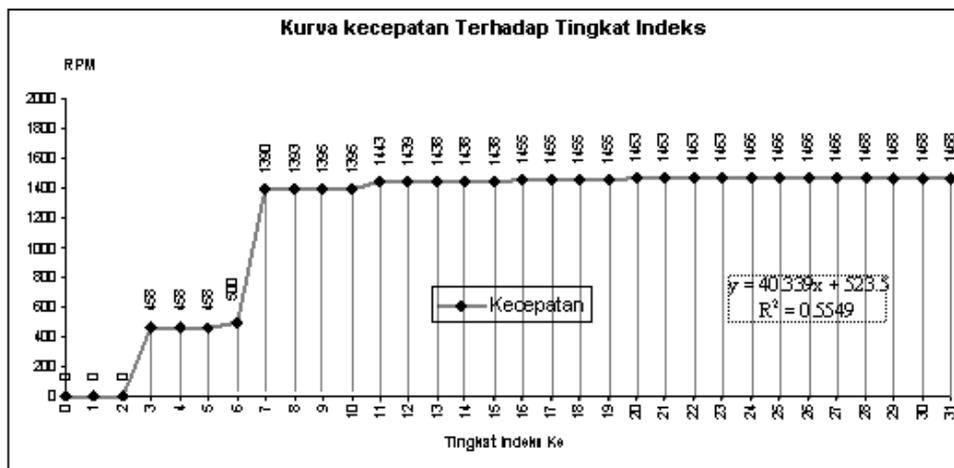
No	Indeks Modulasi	Tegangan (Volt)	Kecepatan Motor (rpm)
17	0,50000	119	1455
18	0,53125	119	1455
19	0,56250	119	1455
20	0,59375	119	1455
21	0,62500	147	1463
22	0,65625	147	1463
23	0,68750	147	1463
24	0,71875	147	1463
25	0,75000	175	1466
26	0,78125	175	1466
27	0,81250	175	1466
28	0,84375	175	1466
29	0,87500	198	1468
30	0,90625	198	1468
31	0,93750	198	1468
32	0,96875	199	1468

Berdasarkan Tabel 1, dapat disajikan kurva tegangan keluaran inverter terhadap perubahan tingkat indeks modulasi yang mencatu motor induksi 3 fasa dengan frekuensi 50 Hz seperti ditunjukkan pada Gambar 18. Kurva tersebut memperlihatkan kenaikan tingkat indeks yang diikuti naiknya tegangan keluaran inverter. Kenaikan tegangan berdasarkan tingkat indeks dapat didekati dengan persamaan linear  $y=6,6992x-4,756$ . Gambar 18 tersebut selain memperlihatkan persamaan pendekatan linier juga menunjukkan  $R^2$  yang merupakan koefisien yang menunjukkan seberapa dekat nilai perkiraan pada garis pendekatan linier terhadap nilai hasil percobaan. Nilai  $R^2$  berkisar dari 0 sampai 1, jika nilai tersebut semakin dekat dengan 1 maka berarti bahwa nilai-nilai pendekatan mempunyai kesalahan yang semakin kecil.



Gambar 18. Kurva tegangan terhadap tingkat indeks

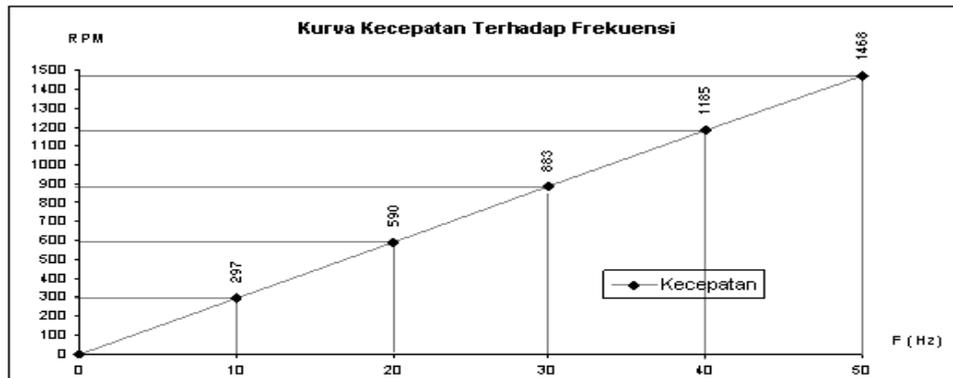
Berdasarkan Tabel 1, juga dapat disajikan kurva perubahan kecepatan putar motor induksi terhadap perubahan tingkat indeks modulasi seperti ditunjukkan pada Gambar 19. Dari kurva tersebut terlihat bahwa perubahan setting indeks modulasi tidak menghasilkan pengaturan yang baik pada kecepatan putar motor induksi 3 fasa. Pada indeks modulasi ke 5-7 kecepatan putar motor pada 458 rpm dan pada indeks modulasi ke-7 langsung naik tajam pada kecepatan 1390 rpm, dan untuk selanjutnya kecepatan putar motor cenderung tidak mengalami perubahan yang signifikan, meskipun tegangan yang mencatu motor berubah dengan signifikan dari 34 V hingga 199 V (diukur pada satu fasa) seperti ditunjukkan pada Gambar 18.



Gambar 19. Kurva kecepatan terhadap tingkat indeks modulasi

#### b. Pengujian Pada Frekuensi Berubah dan indeks modulasi tetap

Pengujian pengendali kecepatan motor induksi berbasis FPGA selanjutnya dilakukan pada *setting* frekuensi berubah dan indeks modulasi tetap. Pada pengujian ini digunakan indeks modulasi tertinggi, yaitu 0.96875. Sampel hasil pengujian data perubahan kecepatan motor induksi 3 fasa dengan frekuensi berubah dan indeks modulasi tetap secara grafis ditunjukkan pada Gambar 20.



Gambar 20. Kurva perubahan kecepatan motor induksi 3 fasa pada *setting* frekuensi berubah dan indeks modulasi tetap (0,96875)

Berdasarkan kurva Gambar 20, kecepatan putar motor induksi 3 fasa berubah secara signifikan dan linear terhadap perubahan *setting* frekuensi. Dengan demikian inverter UPWM berbasis FPGA ACEX1K ini dapat dijadikan sebagai pengendali kecepatan putar motor induksi 3 fasa dengan perubahan kecepatan putar motor induksi 3 fasa yang linear terhadap pengaturan frekuensi (bekerja layaknya algoritma pengendali proporsional).

#### 4. SIMPULAN

Berdasarkan hasil dan pembahasan di atas, dapat dibuat kesimpulan sebagai berikut:

1. Pembangkit sinyal UPWM 3 fasa dapat yang dirancang diwujudkan dalam bentuk *hardware logic* pada sistem FPGA Altera ACEX1K50TC144-3 dan dapat digunakan untuk men-*drive* inverter sebagai pengendali kecepatan putar motor induksi 3 fasa.
2. Pembangkit sinyal UPWM yang di-*download* pada sistem FPGA Altera ACEX1K50TC144-3 dapat berjalan sesuai dengan yang diharapkan. Lebar pulsa UPWM dapat diatur melalui *set point* indeks modulasi dan nilainya berubah secara signifikan terhadap variasi indeks modulasi dan frekuensi fundamental yang dihasilkan dapat diatur melalui *set point* frekuensi.
3. Kecepatan putar motor induksi 3 fasa dapat diatur melalui *setting* indeks modulasi dan frekuensi. Sistem telah diuji pada *setting* frekuensi 10-50 Hz dengan variasi indeks modulasi, dan dapat mengatur kecepatan putar motor induksi 3 fasa pada rentang 458-1468 rpm yang linear terhadap perubahan indeks modulasi.
4. *Setting* frekuensi lebih berpengaruh terhadap perubahan kecepatan motor induksi 3 fasa dari pada *setting* indeks modulasi.

#### UCAPAN TERIMA KASIH

Terima kasih kepada Ditjen Dikti Depdiknas RI yang telah membiayai penelitian ini pada skema Penelitian Hibah Bersaing (PHB) LPPM Ditjen Dikti Tahun Anggaran 2006-2007.

#### DAFTAR PUSTAKA

- [1]. Filippich, M., "Digital Control of a Three Phase Induction Motor", Tesis, Electrical Engineering, University of Queensland, 2002.

- 
- [2]. Hendriawan, A., dkk., **“Implementasi FPGA Sebagai Pembangkit Pulsa Pada Inverter 3 Fasa 18-Step dengan Topologi Triple Choper Triple Bridge Inverter”**, Industrial Electronics Seminar (IES), EEPIS-ITS, Surabaya, 2004.
  - [3]. Irwin, J.D., **“Industrial Electronics Handbook”**, CRC Press and IEEE Press, Boca Raton, Florida, 1997.
  - [4]. Lazic, M., and Skender, M., **“Generating Driving signal for Three Phases Inverter by Digital Timing Functions”**, Facta Universitatis (NIS) Series: Electronics and Energetics, Vol. 13, No. 3, Hal: 353-364, Desember , 2000.
  - [5]. Mohan, N., Undeland, T.M., and Robbins, W.P., **“Power Electronics, Converters, Applications, and Design”**, Second Edition, John Wiley & Sons, Singapore, 1995.
  - [6]. Rashid, M.H., **Power Electronics Circuits, Devices, and Applications**, Second Edition, Prentice-Hall International, Inc., London, 1993.
  - [7]. Sutikno, T., **“Perancangan Paket Kemudi Inverter Satu Fasa UPWM, SPWM dan MSPWM Pada Chip Tunggal Berbasis FPGA”**, Jurnal Transistor, Edisi Desember, Vol. 6 No. 2, FTI-Unissula, Semarang, 2005.
  - [8]. Sutikno, T., dan Muchlas, **“Perancangan Paket Sinyal Pembangkit UPWM dan SPWM untuk Inverter Satu Fasa Berbasis FPGA”**, Jurnal Teknoin, Edisi Desember, Vol. 9 No. 4, FTI-Ull, Yogyakarta, 2004.
  - [9]. Sutikno, T., **“Pembangkit Sinyal PWM Sinusoida Dua Fasa Berbasis FPGA”**, Tesis S2 Teknik Elektro, Universitas Gadjah Mada, Yogyakarta, 2004.
  - [10]. Sutikno, T dan Widodo, N.S., **“Sistem Pembangkit Pulsa PWM Sinusoida Pada Inverter Pengendali Kecepatan Motor Servo Dua Fasa”**, Seminar nasional, Seminar Sistem Tenaga Listrik III (SSTE III), Teknik Elektro, ITS, Surabaya, 2002.
  - [11]. Yusivar, F., dan Kusuma, L., **“Pembentukan Sinyal PWM dengan Metode SPVM Menggunakan Matlab dan Sistem Waktu Nyata”**, Industrial Electronics Seminar (IES), EEPIS-ITS, Surabaya, 2004.